

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-140127

(43)Date of publication of application : 14.05.2003

(51)Int.Cl.

G02F 1/1335  
G02B 3/00  
G02F 1/1333  
G02F 1/1368  
G03B 21/00  
G09F 9/00  
G09F 9/30  
G09F 9/35  
H01L 21/336  
H01L 29/786

(21)Application number : 2001-334618

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 31.10.2001

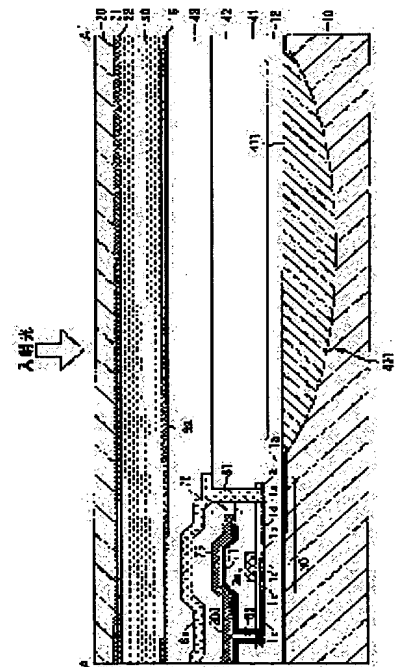
(72)Inventor : TAKAHARA KENICHI

(54) OPTOELECTRONIC DEVICE, MANUFACTURING METHOD THEREFOR AND ELECTRONIC INSTRUMENT

(57)Abstract:

**PROBLEM TO BE SOLVED:** To prevent the reduction of luminance or the like of an image due to a diffraction phenomenon generated by that a pixel size is made small and the like, in an optoelectronic device such as a liquid crystal device.

**SOLUTION:** In the optoelectronic device, a liquid crystal layer (50) is interposed between a TFT array substrate (10) and a counter substrate (20). A plurality of pixel electrodes (9a) and scanning lines (3a) and data lines (6a) connected thereto via a TFT are provided on the TFT array substrate of these substrates and a lens (401) is provided on the surface opposed to the liquid crystal layer of the TFT array substrate.



## LEGAL STATUS

[Date of request for examination]

20.10.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

**THIS PAGE BLANK (USPTO)**



**THIS PAGE BLANK (USPTO)**

(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-140127

(P2003-140127A)

(43) 公開日 平成15年5月14日 (2003.5.14)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テーマコード* (参考)
G 0 2 F 1/1335	5 0 0	G 0 2 F 1/1335	2 H 0 9 0
			5 0 0 2 H 0 9 1
G 0 2 B 3/00		G 0 2 B 3/00	2 H 0 9 2
G 0 2 F 1/1333	5 0 0	G 0 2 F 1/1333	5 C 0 9 4
1/1368		1/1368	5 F 1 1 0

審査請求 未請求 請求項の数12 O L (全 17 頁) 最終頁に続く

(21) 出願番号 特願2001-334618 (P2001-334618)

(22) 出願日 平成13年10月31日 (2001. 10. 31)

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 高原 研一

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(74) 代理人 100095728

弁理士 上柳 雅彦 (外2名)

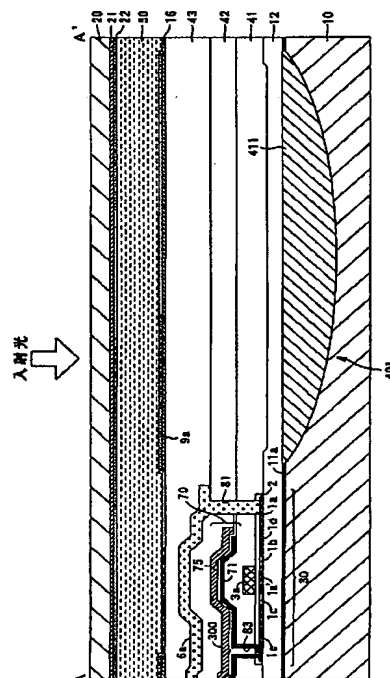
最終頁に続く

(54) 【発明の名称】 電気光学装置及びその製造方法並びに電子機器

## (57) 【要約】

【課題】 液晶装置等の電気光学装置において、画素サイズが小さくなること等により発生する、回折現象に起因した画像の輝度等の低下を招かない。

【解決手段】 TFTアレイ基板(10)及び対向基板(20)間に液晶層(50)が挟持されてなり、これらの基板のうちTFTアレイ基板(10)上には、複数の画素電極(9a)と、これにTFT(30)を介して接続された走査線(3a)及びデータ線(6a)と、該TFTアレイ基板における前記液晶層に対向する側の表面にレンズ(401)とを備える。



【特許請求の範囲】

【請求項1】 一对の基板間に電気光学物質が挟持されてなり、  
前記一对の基板のうち一方の基板には、  
表示用電極と、  
当該表示用電極にスイッチング素子を介して又は直接に接続された配線と、  
該一方の基板における前記電気光学物質に対向する側の表面にレンズとを備えたことを特徴とする電気光学装置。

【請求項2】 前記表示用電極はマトリクス状に配列された複数の画素電極からなるとともに、前記スイッチング素子は薄膜トランジスタからなり、  
前記レンズは、前記画素電極の各々に対応して存在する、非開口領域に囲まれた開口領域の各々に対向するように形成されていることを特徴とする請求項1に記載の電気光学装置。

【請求項3】 前記一方の基板には、前記薄膜トランジスタ下に形成され、前記非開口領域を規定する遮光膜を更に備えたことを特徴とする請求項2に記載の電気光学装置。

【請求項4】 前記非開口領域及び前記遮光膜は、平面的に見て、格子状パターンを含むことを特徴とする請求項3に記載の電気光学装置。

【請求項5】 前記レンズは、前記一方の基板の表面に対するエッチングにより形成された凹部に、前記一方の基板の屈折率とは異なる屈折率を有する媒質が充填されてなることを特徴とする請求項1乃至4のいずれか一項に記載の電気光学装置。

【請求項6】 前記媒質は、SiNx（窒化シリコン）又はITO（Indium Tin Oxide）を含むことを特徴とする請求項5に記載の電気光学装置。

【請求項7】 前記一对の基板のうちの他方の基板には、マイクロレンズが更に備えられていることを特徴とする請求項1乃至6のいずれか一項に記載の電気光学装置。

【請求項8】 前記レンズの上側では平坦化処理が施されており、前記表示用電極は、当該平坦化処理が施された面上に形成されていることを特徴とする請求項1乃至7のいずれか一項に記載の電気光学装置。

【請求項9】 一对の基板間に電気光学物質が挟持されてなり、前記一对の基板のうち一方の基板には、表示用電極と、該表示用電極にスイッチング素子を介して又は直接に接続された配線とを備える電気光学装置を製造する電気光学装置の製造方法であって、  
前記一方の基板に、レジストを塗布する工程と、  
前記レジストにフォトリソグラフィ技術を応用して開口部を形成する工程と、  
前記開口部を利用して当該一方の基板の表面をエッチングすることで凹部を形成する工程と、

前記レジストを除去する工程と、  
当該凹部の内部及び前記一方の基板に、当該一方の基板の屈折率とは異なる屈折率を有する媒質を成膜することで前記凹部にレンズを形成する工程と、  
当該媒質が成膜された表面に平坦化処理を施す工程と、  
前記一方の基板に前記配線及び前記表示用電極を積層構造として形成する工程と、  
前記一对の基板のうちの他方の基板に対して前記一方の基板における前記レンズが形成されている面を対向させるように両基板を貼り合わせる工程と、前記一方の基板及び前記他方の基板間に電気光学物質を封入する工程とを含むことを特徴とする電気光学装置の製造方法。

【請求項10】 前記表示用電極はマトリクス状に配列された複数の画素電極からなり、  
前記レジストを塗布する工程の前には前記一方の基板に遮光膜を形成する工程を更に含むとともに、前記凹部を形成する工程における前記エッチングでは前記一方の基板の表面に加え前記遮光膜をも該エッチングの対象として、当該遮光膜を格子状パターンを含むものとして形成し、  
前記レジストを除去する工程の後には前記遮光膜上に絶縁膜を介して前記スイッチング素子としての薄膜トランジスタを形成する工程を更に含むことを特徴とする請求項9に記載の電気光学装置の製造方法。

【請求項11】 前記凹部を形成する工程における前記エッチングは、ウェットエッチングを含むことを特徴とする請求項9又は10に記載の電気光学装置の製造方法。

【請求項12】 請求項1乃至8のいずれか一項に記載の電気光学装置を具備してなることを特徴とする電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、電気光学装置及びその製造方法の技術分野に属する。また、本発明は、該電気光学装置を具備してなる電子機器の技術分野にも属する。

【0002】

【背景技術】液晶装置等の電気光学装置は、通常、所定パターンとなる電極がそれぞれ形成された一对の基板間に、液晶等の電気光学物質を封入してなる。ここに、上記電極としては、例えば、一对の基板の一方において一定の方向に延設されるストライプ状の電極と、他方において前記一定の方向に交差するよう延設される同電極とを設けることによって、いわゆるパッシブマトリクス駆動が可能な電気光学装置が知られている。

【0003】また、上記電極として、一对の基板の一方においてマトリクス状に配列された画素電極と、他方において共通電極とを設けるとともに、該画素電極の各々に接続された薄膜トランジスタ（Thin Film Transisto

r; 以下適宜、「TFT」という。)、該TFTの各々に接続され、行(又は列)方向に平行に設けられた走査線及び列(又は行)方向に平行に設けられたデータ線等を備えることによって、いわゆるアクティブマトリクス駆動が可能な電気光学装置も知られている。なお、以下では、前記画素電極が設けられる基板をTFTアレイベース、共通電極が設けられる基板を対向基板、とそれぞれ呼ぶことにする。

【0004】このような電気光学装置においては、近年、該装置の小型化を図るべく、更なる微細化、あるいは更なる高集積化が要求されている。これに伴い、例えば、上述したアクティブマトリクス駆動可能な電気光学装置においては、TFT等の回路素子自体の微細化はもとより、一對の基板間の間隔(いわゆる「セルギャップ」)の狭小化等も実現しなければならない。また特に、上述の要求に応えるためには、前記画素電極の大きさ、ないしは該画素電極により定義する画素のサイズは、これを小さくしなければならない。

【0005】

【発明が解決しようとする課題】しかしながら、画素のサイズを小さくすると、次のような問題が生じる。すなわち、電気光学装置の一例としての液晶装置においては、上述したように、一對の基板間に液晶が封入されるが、該装置で画像を表示するためには、その液晶中及び前記電極等を光が透過しなければならない。より具体的には、例えば、投射型表示装置にみられるように、外部に設置された光源から発した光を液晶装置の一方の基板面に入射させるとともに、上述したような各種電極に電圧を印加・非印加することによって液晶の配向状態を適宜変化させることで、当該光を液晶中で透過・非透過させ、このうち液晶中を透過した光については、他方の基板面から出射させなければならない。

【0006】しかるに、この場合において、上述したように画素のサイズが小さくされていると、液晶中を進行してきた光が他方の基板面で出射する際に、著しい光の回折現象が生じるおそれがある。例えば、アクティブマトリクス駆動可能な液晶装置においては、通常、光入射側に対向基板が、光出射側にTFTアレイベースが配置されるが、該TFTアレイベース上では、通常、非開口領域が設定され、液晶中を進行した光は、該非開口領域外に位置する前記画素電極を透過することになる。ここで、この光の透過域たる画素電極が小さく(すなわち、画素のサイズが小さく)されている場合、該画素電極は、極言すればピンホールに類似するものと仮定することができるから、光がこれを透過しないし出射する際に、回折することになるのである。つまり、出射した光は、本来とるべき進行経路とは別の進行経路をとることになる。

【0007】このようになると、例えば投射型表示装置におけるスクリーン上のあるポイントに本来到達すべき光が、該スクリーン上の別のポイントや、あるいはスク

リーン外に到達することになってしまうから、画像全体として本来得られるべき輝度やコントラストが得られなくなり、それらの低下を招く結果となってしまう。

【0008】ちなみに、このような問題は次のような事情の下、より深刻なものになると考えられる。すなわち、前記TFTアレイベース上には、TFTにおける光リーク電流の発生を防止するため、該TFTのチャネル領域に光が入射することを防止する遮光膜が形成されることがあるが、上述したような回折現象は、該遮光膜の外縁によっても生じるおそれがある。

【0009】さらには、前記対向基板上に各画素に対応したマイクロレンズを形成して光を集光することで、該光の有効利用を図りうるような液晶装置も提案されているが、このような液晶装置にあっては、マイクロレンズにより集光された光は一般に多くの斜め光を含むことになり、これがそのままTFTアレイベース面から出射することは勿論、該斜め光が回折して出射する場合等には、上記した問題点はより深刻になる。

【0010】本発明は、上記問題点に鑑みてなされたものであり、画素サイズが小さくなくても画像における輝度等の低下を招くことのない電気光学装置及びその製造方法並びに電子機器を提供することを課題とする。

【0011】

【課題を解決するための手段】本発明の電気光学装置は、上記課題を解決するために、一對の基板間に電気光学物質が挟持されてなり、前記一對の基板のうち一方の基板には、表示用電極と、該表示用電極にスイッチング素子を介して又は直接に接続された配線と、当該一方の基板における前記電気光学物質に対向する側の表面にレンズとを備える。

【0012】本発明の電気光学装置によれば、配線を通じて表示用電極に信号を供給することによって、該表示用電極を駆動することが可能となる。この際、スイッチング素子を介して信号を供給すれば、いわゆるアクティブマトリクス駆動が可能となり、直接に信号を供給すれば、いわゆるパッシブマトリクス駆動が可能となる。そして、表示用電極が駆動されることで、これにより電気光学物質の状態が変化し、画像を表示することが可能となる。例えば、前記電気光学物質が液晶である場合には、表示用電極の駆動により該液晶の配向状態が変化することになり、この配向状態に応じて当該電気光学装置に入射した光が透過・非透過することによって、画像を表示することが可能となる。

【0013】ここで特に、本発明においては、前記一方の基板における前記電気光学物質に対向する側の表面にレンズが備えられているから、上述したように、例えば当該電気光学装置が液晶装置である場合を仮定すると、該装置に入射した光は前記レンズを通過することとなり、当該光の出射の際において、その進行経路を変更することが可能となる。すなわち、本発明によれば、上

述したように、画素のサイズが小さくなる場合に特に顕著にみられる回折現象が仮に生じたとしても、それを強制的に、本来の、ないしは正規の進行経路に調整すること、或いは、回折現象が生じる位置に存在するレンズにより当該回折現象の発生を食い止めることが可能となるのである。

【0014】したがって、本発明によれば、出射光は、本来到達すべきポイントに正規に到達することになるから、画像の輝度低下、あるいはコントラスト低下を招くようなことがない。

【0015】なお、本発明において、表示用電極と配線とを直接に接続する場合にあっては、該表示用電極が例えばストライプ状電極であるような形態を想定することができる。

【0016】本発明の電気光学装置の一態様では、前記表示用電極はマトリクス状に配列された複数の画素電極からなるとともに、前記スイッチング素子は薄膜トランジスタからなり、前記レンズは、前記画素電極の各々に対応して存在する、非開口領域に囲まれた開口領域の各々に対向するように形成されている。

【0017】この態様によれば、薄膜トランジスタを、配線を通じてスイッチング動作させることで、該薄膜トランジスタに接続された画素電極を駆動することにより、いわゆるアクティブマトリクス駆動が可能となる。

【0018】そして特に、本態様においては、画素電極の各々に対応して存在する、非開口領域に囲まれた開口領域の各々に対向するように、前記レンズが複数形成されている。ここで、画素電極に対応して存在する開口領域は、マトリクス状に配列されていることになるが、このような開口領域においては、該領域内縁の至る所で上記した回折現象が生じ得ることになる。しかしながら、本態様においては、これら開口領域に対向するようにレンズが形成されていることにより、そのような回折現象に係る不具合を、上述した作用により回避することが可能である。このように、本態様は、上述の回折現象に係る不具合を解消するに、より好適な形態であるといえる。

【0019】この開口領域の各々に対向するようレンズが形成されている態様では特に、前記一方の基板上には、前記薄膜トランジスタ下に形成され、前記非開口領域を規定する遮光膜を更に備えるようにするとよい。

【0020】このような構成によれば、薄膜トランジスタ下において遮光膜が形成されていることから、該トランジスタの半導体層、とりわけそのチャネル領域に対する光の入射が防止され、もって光リーク電流の発生を未然に防止することが可能となる。

【0021】また、一方で、この遮光膜の存在により、その外縁によって新たな回折現象の生起を招くおそれがあるが、本構成によれば、非開口領域を規定する遮光膜に囲まれた、開口領域に対向するように、レンズが形成

されていることにより、そのような新たな回折現象に係る不具合を、上述した作用により回避することが可能である。

【0022】要するに、本構成によれば、既に述べた作用効果、すなわち通常の回折現象による光の進行経路の変更を防止することが可能であることに加え、遮光膜の外縁によって回折する光の進行経路の変更をも防止することが可能となる。

【0023】上述の遮光膜を更に備える態様では特に、前記非開口領域及び前記遮光膜は、平面的に見て、格子状パターンを含むようにするとよい。

【0024】この構成によれば、開口領域において、その一単位と呼び得る形状が略四辺形状を有することとなり、例えば、本発明に係る電気光学装置を液晶装置として構成するに最も好適の態様となる。また、一般に、このような格子状パターンが存在する状況下においては、回折現象が最も生じやすい態様の一つであるといえ、それゆえ、本発明に係る上述の作用効果を最も効果的に享受し得る態様であるということがいえる。

【0025】本発明の電気光学装置の他の態様では、前記レンズは、前記一方の基板の表面に対するエッチングにより形成された凹部内に、前記一方の基板の屈折率とは異なる屈折率を有する媒質が充填されてなる。

【0026】この態様によれば、レンズは、一方の基板と一体的に、あるいは一方の基板のいわば一部として形成されることになるから、レンズを設けるために特別な部材を用意する必要がない。したがって、その製造も容易であるし、また、製造コストも相応分低減することが可能となる。さらに、本態様では、前記凹部内に一方の基板の屈折率とは異なる屈折率を有する媒質が充填されてなるから、電気光学物質中を通過する光は、一方の基板内を進むよりも、レンズ内を進行する方が、より大きな屈折を受けることになる。すなわち、本態様によれば、光の進行経路の調整をより容易に、またより確実に実施し得ることになる。なお、この媒質を構成する具体的な材料としては、後述するSiNx又はITOのほか、透明導電性樹脂等を利用することも可能である。

【0027】このレンズ内に媒質が充填されている態様では特に、前記媒質は、SiNx（窒化シリコン）又はITO（Indium Tin Oxide）を含むようにするとよい。

【0028】このような構成によれば、SiNx又はITOが前記媒質として適切な材料であることから、光の進行経路の調整をより確実に実施し得ることになる。

【0029】本発明の電気光学装置の他の態様では、前記一方の基板のうちの他方の基板上には、マイクロレンズが更に備えられている。

【0030】この態様によれば、マイクロレンズにより、入射光を表示用電極上における特定領域に集光することが可能となるので、該入射光の利用効率を高めることが可能となる。



【0031】そして本態様によれば特に、上記のように集光された光に一般に多く含まれることとなる斜め光を、本発明に係るレンズによって、正規の方向に強制的に調整することが可能となるから、入射光の画像構成に対する寄与率をいっそう高めることが可能となる。むしろ、この場合においても、前述の回折現象により変更された光の進行経路の調整をも実施することが可能であるのは当然である。

【0032】本発明の電気光学装置の他の態様では、前記レンズの上側では平坦化処理が施されており、前記表示用電極は、当該平坦化処理が施された面上に形成されている。

【0033】この態様によれば、画素電極等からなる表示用電極が、平坦化処理が施された面上に形成されていることから、一方の基板の表面に前記レンズが存在しているにもかかわらず、該表示用電極もまた、平坦面を有するものとして形成することが可能である。

【0034】本発明の電気光学装置の製造方法は、一对の基板間に電気光学物質が挟持されてなり、前記一对の基板のうち一方の基板上には、表示用電極と、該表示用電極にスイッチング素子を介して又は直接に接続された配線とを備える電気光学装置を製造する電気光学装置の製造方法であって、前記一方の基板上に、レジストを塗布する工程と、前記レジストにフォトリソグラフィ技術を応用して開口部を形成する工程と、前記開口部を利用して当該一方の基板の表面をエッチングすることで凹部を形成する工程と、前記レジストを除去する工程と、当該凹部の内部及び前記一方の基板上に、当該一方の基板の屈折率とは異なる屈折率を有する媒質を成膜することで前記凹部にレンズを形成する工程と、当該媒質が成膜された表面に平坦化処理を施す工程と、前記一方の基板上に前記配線及び前記表示用電極を積層構造として形成する工程と、前記一对の基板のうちの他方の基板に対して前記一方の基板における前記レンズが形成されている面を対向させるように両基板を貼り合わせる工程と、前記一方の基板及び前記他方の基板間に電気光学物質を封入する工程とを含む。

【0035】本発明の電気光学装置の製造方法によれば、本発明に係る、レンズを備えた電気光学装置を比較的容易に製造することが可能となる。

【0036】他方、本発明によれば、一方の基板上に媒質が成膜された後、当該媒質の成膜された表面に平坦化処理が施されることになるので、例えば、前記レンズが一方の基板上に島状に形成されているのであれば、その位置に対応して、媒質もまた島状に残存するような形態を容易に形成することが可能となる。換言すれば、レンズ内部に媒質が充填されている状態であって、当該レンズが形成されていない位置については、一方の基板それ自体の表面が現出されるような形態を容易に形成することが可能となる。

【0037】また、レンズ内部の媒質及び一方の基板の表面は、ともに平坦化処理を受けることにより、両者にわたった平坦面を現出させることになるから、その上に形成される前記配線及び前記表示用電極等においては、例えば、カバレッジの問題等その他その製造を困難とするような段差を生じさせることがない。

【0038】なお、本態様という「平坦化処理」としては、具体的には例えば、CMP (Chemical Mechanical Polishing) 処理が該当すると考えればよい。

【0039】本発明の電気光学装置の製造方法の一態様では、前記表示用電極はマトリクス状に配列された複数の画素電極からなり、前記レジストを塗布する工程の前には前記一方の基板上に遮光膜を形成する工程を更に含むとともに、前記凹部を形成する工程における前記エッチングでは前記一方の基板の表面に加え前記遮光膜をも該エッチングの対象として、当該遮光膜を格子状パターンを含むものとして形成し、前記レジストを除去する工程の後には前記遮光膜上に絶縁膜を介して前記スイッチング素子としての薄膜トランジスタを形成する工程を更に含む。

【0040】この態様によれば、本発明に係る、遮光膜が備えられてなる態様となる電気光学装置を比較的容易に製造することが可能となる。

【0041】本発明の電気光学装置の製造方法の他の態様では、前記レンズを形成する工程における前記エッチングは、ウェットエッチングを含む。

【0042】この態様によれば、レジストに形成された開口部を利用したエッチングが、ウェットエッチングを含むものであることにより、前記レンズは、一般にレンズ形状として最適だと考えられるドーム状を含むものとして、極めて容易に形成されうることになる。というのも、ウェットエッチングによれば、エッチング液が前記開口部の縁部分からレジストの背面に回り込みながらエッチングが進行することになるから、所定深度まで当該エッチングを実施すれば、基板表面を基準として、自然に、凹型のドーム状の窪みを形成することが可能となるからである。

【0043】なお、上述した遮光膜及び薄膜トランジスタ等を形成する態様に対して、本態様を適用する場合においては特に、前記エッチングにおいて遮光膜をもエッチングすることになるが、この場合、遮光膜及び基板表面にそれぞれ適したエッチング液を分けて利用するとよい。このようにすれば、製造時間の短縮等を図ることが可能となる。

【0044】ここで、遮光膜用のエッチング液としては、例えば、以下に掲げるものを利用することが可能である。すなわち、例えば遮光膜がWSi (タングステンシラサイド) からなる場合には、エッチング液として、硫酸 ( $\text{H}_2\text{SO}_4$ ) 水溶液と過酸化水素水 ( $\text{H}_2\text{O}_2$ ) 水溶液の混合液、水酸化アンモニウム ( $\text{NH}_4\text{OH}$ ) 水

溶液と過酸化水素水 ( $H_2O_2$ ) 水溶液の混合液、フッ化水素 (HF) 水溶液等を用いることが可能である。また、遮光膜が Ti (チタン) からなる場合には、フッ化水素 (HF) の水溶液、過酸化水素水 ( $H_2O_2$ ) の水溶液等を利用することが可能である。これらの場合のうち特に、フッ化水素を利用する際には、遮光膜に加えて、基板表面をも一緒にエッチングできるので、上述したように両方でエッチング液を変更する手間をかけることなく、連続したエッチング処理を実施することが可能である。

【0045】なお、その他のものについては、上記羅列したエッチング液で遮光膜をエッチングした後、通常のウェットエッチング液で基板表面をエッチングすることが好ましい。

【0046】本発明の電子機器は、上記課題を解決するために、本発明の電気光学装置（ただし、その各種態様を含む。）を具備してなる。

【0047】本発明の電子機器によれば、本発明に係る電気光学装置を具備してなるので、回折現象に起因する画像の輝度低下、あるいはコントラスト低下を生ずることのない、液晶テレビ、携帯電話、電子手帳、ワードプロセッサ、ビューファインダ型又はモニタ直視型のビデオテープレコーダ、ワークステーション、テレビ電話、POS端末、タッチパネル等の各種電子機器を実現することができる。

【0048】本発明のこのような作用及び他の利得は次に説明する実施の形態から明らかにされる。

【0049】

【発明の実施の形態】以下では、本発明の実施の形態（第1及び第2実施形態）について図を参照しつつ説明する。以下の実施形態は、本発明の電気光学装置を液晶装置に適用したものである。

【0050】（第1実施形態）まず、本発明の第1の実施形態における電気光学装置の画素部における構成について、図1から図4を参照して説明する。ここに、図1は、電気光学装置の画像表示領域を構成するマトリクス状に形成された複数の画素における各種素子、配線等の等価回路である。また、図2は、データ線、走査線、画素電極等が形成された TFT アレイ基板の相隣接する複数の画素群の平面図であり、図3は、図2の A-A' 断面図である。さらに、図4は、第1実施形態に係る後記レンズ401の作用効果を説明するため画素部の構成を斜視した説明図である。なお、図3においては、各層・各部材を図面上で認識可能な程度の大きさとするため、該各層・各部材ごとに縮尺を異ならしめてある。

【0051】図1において、第1実施形態における電気光学装置の画像表示領域を構成するマトリクス状に形成された複数の画素には、それぞれ、画素電極9aと当該画素電極9aをスイッチング制御するための TFT 30 とが形成されており、画像信号が供給されるデータ線6

a が当該 TFT 30 のソースに電気的に接続されている。データ線6aに書き込む画像信号 S1、S2、…、Sn は、この順に線順次に供給しても構わないし、相隣接する複数のデータ線6a同士に対して、グループ毎に供給するようにしてもよい。

【0052】また、TFT 30 のゲートに走査線3aが電気的に接続されており、所定のタイミングで、走査線3aにパルス的に走査信号 G1、G2、…、Gm を、この順に線順次に印加するように構成されている。画素電極9aは、TFT 30 のドレインに電気的に接続されており、スイッチング素子である TFT 30 を一定期間だけそのスイッチを閉じることにより、データ線6aから供給される画像信号 S1、S2、…、Sn を所定のタイミングで書き込む。

【0053】画素電極9aを介して電気光学物質の一例としての液晶に書き込まれた所定レベルの画像信号 S1、S2、…、Sn は、対向基板に形成された対向電極との間で一定期間保持される。液晶は、印加される電圧レベルにより分子集合の配向や秩序が変化することにより、光を変調し、階調表示を可能とする。ノーマリーホワイトモードであれば、各画素の単位で印加された電圧に応じて入射光に対する透過率が減少し、ノーマリーブラックモードであれば、各画素の単位で印加された電圧に応じて入射光に対する透過率が増加され、全体として電気光学装置からは画像信号に応じたコントラストをもつ光が出射する。

【0054】ここで保持された画像信号がリークするのを防ぐために、画素電極9aと対向電極との間に形成される液晶容量と並列に蓄積容量70を付加する。また、走査線3aに並んで、蓄積容量70の固定電位側容量電極を含むとともに定電位に固定された容量線300が設けられている。

【0055】以下では、上記データ線6a、走査線3a、TFT 30 等による、上述のような回路動作が実現される電気光学装置の、より現実的な構成について、図2及び図3を参照して説明する。

【0056】まず、第1実施形態に係る電気光学装置は、図2の断面図たる図3に示すように、透明な TFT アレイ基板10と、これに対向配置される透明な対向基板20とを備えている。TFT アレイ基板10は、例えば、石英基板、ガラス基板、シリコン基板からなり、対向基板20は、例えばガラス基板や石英基板からなる。また、TFT アレイ基板10上には、画素電極9aが設けられており、その上側には、ラビング処理等の所定の配向処理が施された配向膜16が設けられている。ここで画素電極9aは、例えば ITO (Indium Tin Oxide) 膜等の透明導電性膜からなり、また、配向膜16は、例えばポリイミド膜等の有機膜からなる。

【0057】他方、対向基板20には、その全面に渡って対向電極21が設けられており、その下側には、ラビ

ング処理等の所定の配向処理が施された配向膜22が設けられている。対向電極21は、例えばITO膜等の透明導電成膜からなる。また、配向膜22は、ポリイミド膜等の透明な有機膜からなる。

【0058】一方、図2において、上記TFTアレ基板10上には、マトリクス状に複数の透明な画素電極9a(点線部9a'により輪郭が示されている)が設けられており、画素電極9aの縦横の境界に各々沿ってデータ線6a及び走査線3aが設けられている。

【0059】走査線3aは、半導体層1aのうち図中右上がりの斜線領域で示したチャネル領域1a'に対向するように配置されており、走査線3aはゲート電極として機能する。すなわち、走査線3aとデータ線6aとの交差する箇所にはそれぞれ、チャネル領域1a'に走査線3aの本線部がゲート電極として対向配置された画素スイッチング用のTFT30が設けられている。

【0060】TFT30は、図3に示すように、LDD(Lightly Doped Drain)構造を有しており、その構成要素としては、上述したようにゲート電極として機能する走査線3a、例えばポリシリコン膜からなり走査線3aからの電界によりチャネルが形成される半導体層1aのチャネル領域1a'、走査線3aと半導体層1aとを絶縁するゲート絶縁膜を含む絶縁膜2、半導体層1aにおける低濃度ソース領域1b及び低濃度ドレイン領域1c並びに高濃度ソース領域1d及び高濃度ドレイン領域1eを備えている。

【0061】なお、TFT30は、好ましくは図3に示したようにLDD構造をもつが、低濃度ソース領域1b及び低濃度ドレイン領域1cに不純物の打ち込みを行わないオフセット構造をもってよいし、走査線3aの一部からなるゲート電極をマスクとして高濃度で不純物を打ち込み、自己整合的に高濃度ソース領域及び高濃度ドレイン領域を形成するセルフアライン型のTFTであってよい。また、第1実施形態では、画素スイッチング用TFT30のゲート電極を、高濃度ソース領域1d及び高濃度ドレイン領域1e間に1個のみ配置したシングルゲート構造としたが、これらの間に2個以上のゲート電極を配置してもよい。このようにデュアルゲート、あるいはトリプルゲート以上でTFTを構成すれば、チャネルとソース及びドレイン領域との接合部のリーク電流を防止でき、オフ時の電流を低減することができる。さらに、TFT30を構成する半導体層1aは非単結晶層でも単結晶層でも構わない。単結晶層の形成には、貼り合わせ法等の公知の方法を用いることができる。半導体層1aを単結晶層とすることで、特に周辺回路の高性能化を図ることができる。

【0062】そして第1実施形態では特に、このTFT30下には下地遮光膜11a及び下地絶縁膜12が形成されているとともに、該下地遮光膜11aが形成されていない部位において、レンズ401が形成されている。

【0063】このうちまず、下地遮光膜11aは、平面的にみて、格子状にバターニングされており、これにより各画素の開口領域を規定している。なお、開口領域の規定は、図2中縦方向に延びるデータ線6aと図2中横方向に延びる後述の容量線300とが相交差して形成されることによって、なされている。また、この下側遮光膜11aについては、後述の容量線300の場合と同様に、その電位変動がTFT30に対して悪影響を及ぼすことを避けるために、画像表示領域からその周囲に延設して定電位源に接続するとよい。他方、下地絶縁膜12は、下側遮光膜11aからTFT30を層間絶縁する機能のほか、TFTアレ基板10の全面に形成されることにより、TFTアレ基板10の表面研磨時における荒れや、洗浄後に残る汚れ等で画素スイッチング用のTFT30の特性変化を防止する機能を有する。

【0064】そして、レンズ401は、図2及び図3に示すように、TFTアレ基板10における液晶層50に対向する側の表面、すなわち図3では該基板10の上面に形成されている。より詳しくは、レンズ401は、TFTアレ基板10上に直接に、例えば該基板10の表面をエッチングすることにより、該表面に対して凹形状を含むように形成されている。また、その形成位置は、上述の格子状パターンを有する下地遮光膜11aが形成されていない部位であって、かつ上述のマトリクス状に形成された複数の画素電極9aのの一つに対向する部位に形成されている。要するに、第1実施形態に係るレンズ401は、図2に示すように、平面的にみて島状に複数形成されていて、その島状と呼称し得る部位は光の透過域(すなわち、本発明にいう「開口領域」)に略一致していることになる。

【0065】さらに、このレンズ401を構成する一つ一つのレンズの大きさは、概ね画素電極9aの一つ一つの大きさに対応するようにされ、かつ、その平面形状は、図2に示すように、それぞれの角に丸みを帯びた矩形状とされている。

【0066】加えて、このレンズ401は、その内部において、図3に示すように、TFTアレ基板10が有する屈折率とは異なる屈折率を有する媒質411が充填されてなる。この媒質411の材料としては、具体的には例えば、SiNx又はITO等をあてるとよい。

【0067】一方、図2及び図3においては、蓄積容量70が、TFT30の高濃度ドレイン領域1e及び画素電極9aに接続された画素電位側容量電極としての中継層71と、固定電位側容量電極としての容量線300の一部とが、誘電体膜75を介して対向配置されることにより形成されている。この蓄積容量70によれば、画素電極9aにおける電位保持特性を顕著に高めることが可能となる。

【0068】中継層71は、例えば導電性のポリシリコン膜からなり画素電位側容量電極として機能する。ただ

し、中継層71は、後に詳述する容量線300と同様に、金属又は合金を含む単一層膜又は多層膜から構成してもよい。中継層71は、画素電位側容量電極としての機能のほか、コンタクトホール83と、中継層71と画素電極9aとを接続するコンタクトホール(図3においては不図示)を介して、画素電極9aとTFT30の高濃度ドレイン領域1eとを中継接続する機能をもつ。

【0069】このように中継層71を利用すれば、層間距離が例えば2000nm程度と長くても、両者間を一つのコンタクトホールで接続する技術的困難性を回避しつつ、比較的小径の二つ以上の直列なコンタクトホールで両者間を良好に接続することができ、画素開口率を高めることが可能となる。また、コンタクトホール開孔時におけるエッチングの突き抜け防止にも役立つ。

【0070】容量線300は、例えば金属又は合金を含む導電膜からなり固定電位側容量電極として機能する。この容量線300は、平面的に見ると、図2に示すように、走査線3aの形成領域に重ねて形成されている。より具体的には容量線300は、走査線3aに沿って延びる本線部と、図中、データ線6aと交差する各個所からデータ線6aに沿って上方に夫々突出した突出部と、コンタクトホール85に対応する個所が僅かに括れた括れ部とを備えている。このうち突出部は、走査線3a上の領域及びデータ線6a下の領域を利用して、蓄積容量70の形成領域の増大に貢献する。

【0071】このような容量線300は、好ましくは高融点金属を含む導電性遮光膜からなり、蓄積容量70の固定電位側容量電極としての機能のほか、TFT30の上側において入射光からTFT30を遮光する遮光層としての機能をもつ。

【0072】また、容量線300は、好ましくは、画素電極9aが配置された画像表示領域からその周囲に延設され、定電位源と電気的に接続されて、固定電位とされる。このような定電位源としては、後述するデータ線駆動回路101に供給される正電源や負電源の定電位源でもよいし、対向基板20の対向電極21に供給される定電位でも構わない。

【0073】誘電体膜75は、図3に示すように、例えば膜厚5〜200nm程度の比較的薄いHTO(High Temperature Oxide)膜、LTO(Low Temperature Oxide)膜等の酸化シリコン膜、あるいは窒化シリコン膜等から構成される。蓄積容量70を増大させる観点からは、膜の信頼性が十分に得られる限りにおいて、誘電体膜75は薄いほどよい。

【0074】図2及び図3においては、上記のほか、走査線3a上には、高濃度ソース領域1dへ通じるコンタクトホール81及び高濃度ドレイン領域1eへ通じるコンタクトホール83がそれぞれ開孔された第1層間絶縁膜41が形成されている。

【0075】第1層間絶縁膜41上には、中継層71及

び容量線300が形成されており、これらの上には高濃度ソース領域1dへ通じるコンタクトホール81及び中継層71へ通じるコンタクトホール(図3においては不図示)がそれぞれ開孔された第2層間絶縁膜42が形成されている。

【0076】なお、第1実施形態では、第1層間絶縁膜41に対しては、約1000℃の焼成を行うことにより、半導体層1aや走査線3aを構成するポリシリコン膜に注入したイオンの活性化を図ってもよい。他方、第2層間絶縁膜42に対しては、このような焼成を行わないことにより、容量線300の界面付近に生じるストレスの緩和を図るようにしてもよい。

【0077】第2層間絶縁膜42上には、データ線6aが形成されており、これらの上には中継層71へ通じるコンタクトホール(図3においては不図示)が形成された第3層間絶縁膜43が形成されている。

【0078】第3層間絶縁膜43の表面は、CMP処理等により平坦化されており、その下方に存在する各種配線や素子等による段差に起因する液晶層50の配向不良を低減する。

【0079】ただし、このように第3層間絶縁膜43に平坦化処理を施すのに代えて、又は加えて、TFTアレ基板10、下地絶縁膜12、第1層間絶縁膜41及び第2層間絶縁膜42のうち少なくとも一つに溝を掘って、データ線6a等の配線やTFT30等を埋め込むことにより、平坦化処理を行ってもよい。

【0080】このような構成となる第1実施形態に係る電気光学装置においては、特に上記レンズ401に関して、次のような作用効果を得ることが可能である。すなわち、第1実施形態に係る電気光学装置では、液晶層50を透過すべき光が、図3に示すように、対向基板20の図中上面側から入射し、TFTアレ基板10の図中下面側から出射するが、この出射の際においては、液晶層50及び画素電極9a等を透過してきた光は、最終的にレンズ401を通過せざるを得ない状況となっている。これは、レンズ401が、上述のように複数の画素電極9aの一々に対向するように形成されていることによる。したがって、第1実施形態によれば、TFTアレ基板10裏面から出射する光に対して、その進行経路を任意に変更することが可能である。ここに「任意に」とは、レンズ401の具体的な形状をどのようにするか、また、上記媒質411の材料として何を選択するか等によって、上記進行経路の変更をどの程度とするかを、基本的に自由に定めることができることを意味する。

【0081】ここで、図2及び図3に示す画素電極9aの大きさ(面積)が比較的小さく形成される場合、すなわち光の透過域が比較的小さく形成される場合を想定すると、TFTアレ基板10裏面から出射する光は、図4の二点破線に示すように、当該出射時において著しく回折することになる。

【0082】なお、図4は、画素部の構成を斜視した説明図であり、縦横に延設された走査線3a及びデータ線6aが示されているとともに、各線3a及び6aにより定まるマトリクス状領域には画素電極9aが形成されていることが示され、また、各線3a及び6aが交わるポイントにおいては、半導体層1aを含むTFT30が形成されていることが示されている。また、走査線3a下及びデータ線6a下には、格子状パターンを有する下側遮光膜11aが形成されており、画素の開口領域を規定している。この開口領域の規定は、既に述べたように、データ線6aと、走査線3aに並行して延設されている容量線300（図4では不図示）とによってもなされる。また、図4においては、対向基板20側に設けられる格子状パターンを有する遮光膜23によっても、開口領域の規定がなされていることが示されている。

【0083】さて、以上のような構成において、出射光が著しく回折するのは、下側遮光膜11a、データ線6a及び走査線3a0等が一般に光を遮断するため、その大きさが小さい画素電極9aは、極言すればいわばピンホールと同様な作用をもつことになるからである。その結果、出射光の基板10裏面における出射角は極めて大きくなる等により、該出射光は本来到達すべきポイントに到達しないことになる。

【0084】しかるに、第1実施形態では、上述のようなレンズ401が形成され、かつ、出射光は該レンズ401を通過せざるを得ない状況にあるから、上述のような回折に係る不具合が発生しない。というのも、出射光が仮に回折したとしても、その回折による進行経路の変更を、レンズ401の屈折作用によって打ち消すように、すなわち本来の、ないしは正規の進行経路となるように、強制的に調整することが可能となるからである。図4においては、その様子が、図中上方から下方にかけて連続し、かつ、直線状となる一点鎖線によって示されている。

【0085】しかも、第1実施形態においては、レンズ401は、その内部に上述したSiNx又はITO等からなる媒質411が充填されてなるから、上述の進行経路の変更をより容易に実現することが可能となる。

【0086】また、第1実施形態に係るレンズ401は、TFTアレイ基板10上に直接に形成されていたから、該レンズ401を形成するために特別の部材を用意する必要がなく、その製造を比較的容易に実施することが可能であるとともに、製造コストも相応分低減することが可能である。

【0087】なお、レンズ401による屈折作用が具体的にどのような程度でもって働くようにすべきか、すなわち出射光の進行経路の変更を具体的にどの程度とするかは、上述の回折の程度等を鑑み、レンズ401の具体的な形状、また、上記媒質411の材料等を、経験的、実験的、理論的、あるいはシミュレーションによって適当

に選択することによって、適宜好適なものとして設定することが可能である。

【0088】（第2実施形態）以下では、本発明の第2の実施形態について、図5を参照して説明する。ここに、図5は、図3と同趣旨の図であって、当該図3とはマイクロレンズ501が備えられている点で異なる形態となる断面図である。

【0089】第2実施形態においては、図5に示すように、上述の対向基板20においてマイクロレンズ501が設けられている。このマイクロレンズ501は、図5に示すように、前述の複数の画素電極9aの一本に対応するようにして、対向基板20と一体的となるように形成されている。また、このマイクロレンズ501の上層として、カバーガラス502が形成されている。このカバーガラス502と対向基板20との接着は、例えば、両板の周囲又は全面に透明な接着剤を塗布すること等により行われている。

【0090】このようなマイクロレンズ501によれば、画素電極9a上の特定領域に入射光を集めることによって、該入射光の利用効率、すなわち画像を構成する入射光の寄与率を高めることが可能となる。

【0091】ここで、マイクロレンズ501による、いま述べたような入射光の集光作用によれば、図5の一点差線に示すように、液晶層50中を透過して画素電極9aに至る光、あるいはレンズ401が存在しない場合を想定した場合にTFTアレイ基板10を出射する光等のいずれについても、基板面に対して鉛直ではない一定の集光経路を辿ることになる。すなわち、入射光をマイクロレンズ501に透過させると、出射光において、多くの斜め光を含ましめることになるのである。これでは、本来、入射光の利用効率を高めようとしてマイクロレンズ501を設けた意義を減殺する結果になりかねない。

【0092】しかるに、第2実施形態においては、上述のような斜め光が発生したとしても、それが入射光の利用効率の低下という結果に当然に帰結しない。なぜなら、第2実施形態では、上述したようにレンズ401が形成されていることにより、上述の斜め光に係る進行経路を、図5の実線に示すように、適当な進行経路となるように変更することが可能だからである。つまり、第2実施形態によれば、斜め成分を有する光をそのままに放置しておけば、無駄になるような光についても、これに適当な進行経路の変更を加えることで、当該光を画像構成に寄与する光として利用することが可能となり、もって入射光の利用効率の更なる向上を見込むことができるのである。

【0093】なお、このように斜め光に係る作用をもたせるレンズ401においても、上述した、回折に伴う不具合を解消するような進行経路変更作用を同時に併せ持たせることが可能であることは言うまでもない。

【0094】（電気光学装置の全体構成）以上のように

構成された各実施形態における電気光学装置の全体構成を図6及び図7を参照して説明する。なお、図6は、TFTアレ基板をその上に形成された各構成要素とともに対向基板20の側からみた平面図であり、図7は図6のH-H'断面図である。

【0095】図6及び図7において、本実施形態に係る電気光学装置では、TFTアレ基板10と対向基板20とが対向配置されている。TFTアレ基板10と対向基板20との間には、液晶層50が封入されており、TFTアレ基板10と対向基板20とは、画像表示領域10aの周囲に位置するシール領域に設けられたシール材52により相互に接着されている。

【0096】シール材52は、両基板を貼り合わせるため、例えば紫外線硬化樹脂、熱硬化樹脂等からなり、紫外線、加熱等により硬化させられたものである。また、このシール材52中には、本実施形態における液晶装置がプロジェクタ用途のように小型で拡大表示を行う液晶装置であれば、両基板間の距離（基板間ギャップ）を所定値とするためのガラスファイバ、あるいはガラスビーズ等のギャップ材（スペーサ）が散布されている。あるいは、当該液晶装置が液晶ディスプレイや液晶テレビのように大型で等倍表示を行う液晶装置であれば、このようなギャップ材は、液晶層50中に含まれてよい。

【0097】シール材52の外側の領域には、データ線6aに画像信号を所定のタイミングで供給することにより該データ線6aを駆動するデータ線駆動回路101及び外部回路接続端子102がTFTアレ基板10の一辺に沿って設けられており、走査線3aに走査信号を所定のタイミングで供給することにより、走査線3aを駆動する走査線駆動回路104が、この一辺に隣接する二辺に沿って設けられている。

【0098】なお、走査線3aに供給される走査信号遅延が問題にならないのならば、走査線駆動回路104は片側だけでもよいことは言うまでもない。また、データ線駆動回路101を画像表示領域10aの辺に沿って両側に配列してもよい。

【0099】TFTアレ基板10の残る一辺には、画像表示領域10aの両側に設けられた走査線駆動回路104間をつなぐための複数の配線105が設けられている。また、対向基板20のコーナ部の少なくとも一箇所においては、TFTアレ基板10と対向基板20との間で電氣的に導通をとるための導通材106が設けられている。そして、図7に示すように、図6に示したシール材52とはほぼ同じ輪郭を持つ対向基板20が当該シール材52によりTFTアレ基板10に固着されている。

【0100】図7において、TFTアレ基板10上には、画素スイッチング用のTFTや走査線、データ線等の配線が形成された後の画素電極9a上に、配向膜が形成されている。他方、対向基板20上には、対向電極2

1のほか、最上層部分に配向膜が形成されている。また、液晶層50は、例えば一種又は数種類のネマティック液晶を混合した液晶からなり、これら一対の配向膜間で、所定の配向状態をとる。

【0101】なお、TFTアレ基板10上には、これらのデータ線駆動回路101、走査線駆動回路104等に加えて、複数のデータ線6aに画像信号を所定のタイミングで印加するサンプリング回路、複数のデータ線6aに所定電圧レベルのプリチャージ信号を画像信号に先行して各々供給するプリチャージ回路、製造途中や出荷時の当該電気光学装置の品質、欠陥等を検査するための検査回路等を形成してもよい。

【0102】また、上述した各実施形態においては、データ線駆動回路101及び走査線駆動回路104をTFTアレ基板10上に設ける代わりに、例えばTAB（Tape Automated Bonding）基板上に実装された駆動用LSIに、TFTアレ基板10の周辺部に設けられた異方性導電フィルムを介して電氣的及び機械的に接続するようにしてもよい。また、対向基板20の投射光が入射する側及びTFTアレ基板10の出射光が出射する側には、それぞれ、例えばTN（Twisted Nematic）モード、VA（Vertically Aligned）モード、PDLC（Polymer Dispersed Liquid Crystal）モード等の動作モードや、ノーマリーホワイトモード・ノーマリーブラックモードの別に応じて、偏光偏向フィルム、位相差フィルム、偏光板偏向板等が所定の方角で配置される。

【0103】（製造プロセス）次に、上述した第1実施形態に係る電気光学装置の製造プロセスについて、図8及び図9を参照して説明する。ここに、図8及び図9は、製造プロセスの各工程における電気光学装置の積層構造を、図3の断面図のうち半導体層1a付近に係る部分に関して、順を追って示す工程図である。

【0104】まず、図8の工程（1）に示すように、石英基板、ハードガラス、シリコン基板等のTFTアレ基板10を用意する。ここで、好ましくはN<sub>2</sub>（窒素）等の不活性ガス雰囲気中で約900～1300℃の高温でアニール処理し、後に実施される高温プロセスでTFTアレ基板10に生じる歪が少なくなるように前処理しておく。

【0105】続いて、このように処理されたTFTアレ基板10の全面に、Ti（チタン）、Cr（クロム）、W（タングステン）、Ta（タンタル）、Mo（モリブデン）等の金属や金属シリサイド等の金属合金膜を、スパッタリングにより、100～500nm程度の膜厚、好ましくは200nmの膜厚の遮光膜11を形成する。

【0106】次に、図8の工程（2）に示すように、前記遮光膜11上の全面にレジスト601を塗布した後、該レジスト601に対してフォトリソグラフィ及びエッチングを応用して、TFTアレ基板10全面に関して

所定パターンを有する開口部602を形成する。

【0107】次に、図8の工程(3)に示すように、前記開口部602を利用して、遮光膜11a及びTFTアレ基板10の表面に対するエッチングを行う。このエッチングにより、図8の工程(4)に示すように、平面形状が格子状パターンを有する下側遮光膜11aが形成されるとともに、凹部401PがTFTアレ基板10の表面に対して形成されることになる。

【0108】この際、上記エッチングは、好ましくはウェットエッチングによるとよい。なぜなら、ウェットエッチングによると、図8の工程(3)に示すように、エッチング液に対してより抵抗の弱い部位においてエッチングの進行が速くなる結果、レジスト601の背面(図中下面)に回り込むようにして当該エッチングが進行することになるからである(図中矢印参照)。そして、このようなエッチングを進行させつつ、所定深度まで当該エッチングを実施すれば、図8の工程(4)に示すように、レジスト601の背面において、挟まれる部位10Eが形成されることにより、基板10表面を基準として、レンズ401の外形状として好適な凹型のドーム状の窪みを、自然に形成することが可能となるからである。

【0109】なお、このウェットエッチングにおいては、遮光膜11及びTFTアレ基板10の表面をエッチングするのにそれぞれ適したエッチング液を、分けて利用するようにするとよい。このようにすると、製造時間の短縮等を図ることが可能となる。

【0110】ここで、遮光膜11用のエッチング液としては、本実施形態においては例えば、以下に掲げるものを利用することができる。すなわち、遮光膜11がWSiからなる場合には、エッチング液として、硫酸( $H_2SO_4$ )水溶液と過酸化水素水( $H_2O_2$ )水溶液の混合液、水酸化アンモニウム( $NH_4OH$ )水溶液と過酸化水素水( $H_2O_2$ )水溶液の混合液、フッ化水素(HF)水溶液等を用いることが可能である。また、遮光膜がTiからなる場合には、フッ化水素(HF)の水溶液、過酸化水素水( $H_2O_2$ )の水溶液等を利用することが可能である。これらの場合特に、フッ化水素を利用する際には、遮光膜11に加えて、基板10の表面をも一緒にエッチングできるので、上述したように両者でエッチング液を変更する手間をかけることなく、連続したエッチング処理を実施することが可能である。

【0111】さて、以上のように凹部401Pが形成されたら、次に、図9の工程(5)に示すように、レジスト601を除去した後、レンズ401上及びTFTアレ基板10の表面上に対して、 $SiNx$ 又はITO等からなる膜410を成膜する。そして次に、図9の工程(6)に示すように、上記の膜410及び下側遮光膜11aの両者に対して、例えばCMP処理等の平坦化処理を施す。ここに、CMP処理とは、基板と研磨布(パッ

ド)の両者を回転等させながら、それぞれの表面同士を当接させるとともに、該当接部位に研磨液(スラリー)を供給することによって、基板表面を、機械的作用と化学作用の兼ね合いにより研磨し、当該表面を平坦化する技術である。

【0112】このような平坦化処理を施すことによって、図9の工程(6)に示すように、凹部401Pの内部のみに前記膜410が残存する形態、すなわちその内部において、図3で説明した媒質411が充填されてなるレンズ401を現出させることが可能であるとともに、当該媒質411の表面及び下側遮光膜11aの表面の両者に関して、平坦な面を有する面を現出させることが可能となる。

【0113】次に、図9の工程(7)に示すように、下側遮光膜11a上に、例えば、常圧又は減圧CVD法等によりTEOS(テトラ・エチル・オルソ・シリケート)ガス、TEB(テトラ・エチル・ボートレート)ガス、TMOP(テトラ・メチル・オキシ・フォスレート)ガス等を用いて、NSG(ノンシリケートガラス)、PSG(リンシリケートガラス)、BSG(ボロンシリケートガラス)、BPSG(ボロンリンシリケートガラス)等のシリケートガラス膜、窒化シリコン膜や酸化シリコン膜等からなる下地絶縁膜12を形成する。この下地絶縁膜12の膜厚は、例えば約500~2000nm程度とする。

【0114】続いて、下地絶縁膜12上に、約450~550℃、好ましくは約500℃の比較的低温環境中で、流量約400~600cc/minのモノシランガス、ジシランガス等を用いた減圧CVD(例えば、圧力約20~40PaのCVD)により、アモルファスシリコン膜を形成する。その後、窒素雰囲気中で、約600~700℃にて約1~10時間、好ましくは4~6時間の熱処理アニール処理を施すことにより、p-Si(ポリシリコン)膜を約50~200nmの厚さ、好ましくは約100nmの厚さとなるまで固相成長させる。固相成長させる方法としては、RTAを使ったアニール処理でもよいし、エキシマレーザ等を用いたレーザアニールでもよい。この際、画素スイッチング用のTFT30を、nチャネル型とするかpチャネル型とするかに応じて、V族元素やIII族元素のドーパントを僅かにイオン注入等によりドーブしてもよい。そして、フォトリソグラフィ及びエッチングにより、所定パターンを有する半導体層1aを形成する。

【0115】続いて、TFT30を構成する半導体層1aを約900~1300℃の温度、好ましくは約1000℃の温度により熱酸化して下層ゲート絶縁膜を形成し、場合により、これに続けて減圧CVD法等により上層ゲート絶縁膜を形成することにより、一層又は多層の高温酸化シリコン膜(HTO膜)や窒化シリコン膜からなる(ゲート絶縁膜を含む)絶縁膜2を形成する。この



結果、半導体層 1 a は、約 30~150 nm の厚さ、好ましくは約 35~50 nm の厚さとなり、絶縁膜 2 の厚さは、約 20~150 nm の厚さ、好ましくは約 30~100 nm の厚さとなる。

【0116】続いて、画素スイッチング用の TFT 30 のスレッショールド電圧  $V_{th}$  を制御するために、半導体層 1 a のうち n チャネル領域あるいは p チャネル領域に、ボロン等のドーパントを予め設定された所定量だけイオン注入等によりドーピングする。

【0117】次に、図 9 の工程 (8) に示すように、減圧 CVD 法等によりポリシリコン膜を堆積し、更にリン (P) を熱拡散して、このポリシリコン膜を導電化する。この熱拡散に代えて、P イオンをポリシリコン膜の成膜と同時に導入したドーピングシリコン膜を用いてもよい。このポリシリコン膜の膜厚は、約 100~500 nm の厚さ、好ましくは約 350 nm 程度である。そして、フォトリソグラフィ及びエッチングにより、TFT 30 のゲート電極部を含めて所定のパターンの走査線 3 a を形成する。

【0118】次に、前記半導体層 1 a について、低濃度ソース領域 1 b 及び低濃度ドレイン領域 1 c を形成するため、あるいは高濃度ソース領域 1 d 及び高濃度ドレイン領域 1 e を形成する。なお、図 9 の工程 (8) においては、これら各領域 1 b、1 c、1 d 及び 1 e については図示されていない。これらの配置関係については、図 3 を参照されたい。

【0119】ここでは、TFT 30 を LDD 構造をもつ n チャネル型の TFT とする場合を説明すると、具体的にまず、低濃度ソース領域 1 b 及び低濃度ドレイン領域 1 c を形成するために、走査線 3 a (ゲート電極) をマスクとして、P 等の V 族元素のドーパントを低濃度で (例えば、P イオンを  $1 \sim 3 \times 10^{13} \text{ cm}^{-2}$  のドーピング量にて) ドーピングする。これにより走査線 3 a 下の半導体層 1 a はチャネル領域 1 a' となる。このとき走査線 3 a がマスクの役割を果たすことによって、低濃度ソース領域 1 b 及び低濃度ドレイン領域 1 c は自己整合的に形成されることになる。次に、高濃度ソース領域 1 d 及び高濃度ドレイン領域 1 e を形成するために、走査線 3 a よりも幅の広い平面パターンを有するレジスト層を走査線 3 a 上に形成する。その後、P 等の V 族元素のドーパントを高濃度で (例えば、P イオンを  $1 \sim 3 \times 10^{15} / \text{cm}^2$  のドーピング量にて) ドーピングする。

【0120】なお、このように低濃度と高濃度の 2 段階に分けて、ドーピングを行わなくてもよい。例えば、低濃度のドーピングを行わずに、オフセット構造の TFT としてもよく、走査線 3 a (ゲート電極) をマスクとして、P イオン・B イオン等を用いたイオン注入技術によりセルフアライン型の TFT としてもよい。この不純物のドーピングにより、走査線 3 a は更に低抵抗化される。

【0121】以上のような工程を経ることで、本実施形

態に係る TFT 30 が形成が完了する。後は、図 3 で示した第 1、第 2 及び第 3 層間絶縁膜 4 1、4 2 及び 4 3 を順次形成するとともに、その最中、より具体的には、第 1 層間絶縁膜 4 1 の形成後第 2 層間絶縁膜 4 2 形成前に、図 1 乃至図 3 で説明した蓄積容量 70 を中継層 7 1、誘電体膜 7 5 及び容量線 3 0 0 を順次積層することによって形成し、また、第 2 層間絶縁膜 4 2 形成後第 3 層間絶縁膜 4 3 形成前にデータ線 6 a 等を形成する。また、第 3 層間絶縁膜 4 3 の形成後には、画素電極 9 a 及び配向膜 1 6 を形成する。さらに、各種層間絶縁膜 4 1 乃至 4 3 に対しては、上記 TFT 30、中継層 7 1 及び画素電極 9 a、あるいは TFT 30 とデータ線 6 a 等の電気的な接続を図るため、適宜の段階において、コンタクトホール 8 1、8 3 及び 8 5 を形成する。

【0122】以上説明した工程を経て、TFT アレイ基板 10 側の完成をみる。

【0123】以下、図 10 に示すフローチャートを参照しながら、電気光学装置全体の製造を説明すると、まず、対向基板 20 については、ガラス基板等がまず用意され (ステップ S 5 1)、額縁としての遮光膜が、例えば金属クロムをスパッタした後、フォトリソグラフィ及びエッチングを経て形成される (ステップ S 5 2)。なお、この遮光膜は、導電性である必要はなく、Cr、Ni、Al 等の金属材料のほか、カーボンや Ti をフォトリソグラフィに分散した樹脂ブラック等の材料から形成してもよい。

【0124】その後、対向基板 20 の全面にスパッタ処理等により、ITO 等の透明導電性膜を、約 50~200 nm の厚さに堆積することにより、対向電極 2 1 を形成する (ステップ S 5 3)。さらに、対向電極 2 1 の全面にポリイミド系の配向膜の塗布液を塗布した後、所定のプレティルト角をもつように、かつ所定方向でラビング処理を施すこと等により、配向膜 2 2 が形成される (ステップ S 5 4)。

【0125】最後に、上述のように、各層が形成された TFT アレイ基板 10 と対向基板 20 とは、配向膜 1 6 及び 2 2 が対面するようにシール材により貼り合わされ (ステップ S 8 1)、真空吸引等により、両基板間の空間に、例えば複数種のネマティック液晶を混合してなる液晶が吸引されて、所定厚の液晶層 5 0 が形成される (ステップ S 8 2)。

【0126】以上説明した製造プロセスにより、前述した第 1 実施形態の電気光学装置を製造できる。

【0127】(電子機器の実施形態) 次に、以上詳細に説明した電気光学装置をライトバルブとして用いた電子機器の一例たる投射型カラー表示装置の実施形態について、その全体構成、特に光学的な構成について説明する。ここに、図 11 は、投射型カラー表示装置の図式的断面図である。

【0128】図 11 において、本実施形態における投射



型カラー表示装置の一例たる液晶プロジェクタ1100は、駆動回路がTFTアレイ基板上に搭載された液晶装置を含む液晶モジュールを3個用意し、それぞれRGB用のライトバルブ100R、100G及び100Bとして用いたプロジェクタとして構成されている。液晶プロジェクタ1100では、メタルハライドランプ等の白色光源のランプユニット1102から投射光が発せられると、3枚のミラー1106及び2枚のダイクロックミラー1108によって、RGBの三原色に対応する光成分R、G及びBに分けられ、各色に対応するライトバルブ100R、100G及び100Bにそれぞれ導かれる。この際特に、B光は、長い光路による光損失を防ぐために、入射レンズ1122、リレーレンズ1123及び出射レンズ1124からなるリレーレンズ系1121を介して導かれる。そして、ライトバルブ100R、100G及び100Bによりそれぞれ変調された三原色に対応する光成分は、ダイクロックプリズム1112により再度合成された後、投射レンズ1114を介してスクリーン1120にカラー画像として投射される。

【0129】本発明は、上述した実施形態に限られるものではなく、請求の範囲及び明細書全体から読み取れる発明の要旨、あるいは思想に反しない範囲で適宜変更可能であり、そのような変更を伴う電気光学装置及びその製造方法並びに電子機器もまた、本発明の技術的範囲に含まれるものである。

#### 【図面の簡単な説明】

【図1】 本発明の実施形態の電気光学装置における画像表示領域を構成するマトリクス状の複数の画素に設けられた各種素子、配線等の等価回路を示す回路図である。

【図2】 本発明の実施形態の電気光学装置におけるデータ線、走査線、画素電極等が形成されたTFTアレイ基板の相隣接する複数の画素群の平面図である。

【図3】 図2のA-A'断面図である。

【図4】 第1実施形態に係るレンズの作用効果を説明するため画素部の構成を斜視した説明図である。

【図5】 本発明の第2実施形態に係り、図2のA-A'断面図に対応する断面図であって、第1実施形態と比べて対向基板にマイクロレンズを形成した点で異なる態様となるものである。

【図6】 本発明の実施形態の電気光学装置におけるTFTアレイ基板を、その上に形成された各構成要素とともに対向基板の側から見た平面図である。

【図7】 図6のH-H'断面図である。

【図8】 本発明の第1実施形態に係る電気光学装置のTFTアレイ基板側に関する製造工程図(その1)である。

【図9】 本発明の第1実施形態に係る電気光学装置のTFTアレイ基板側に関する製造工程図(その2)である。

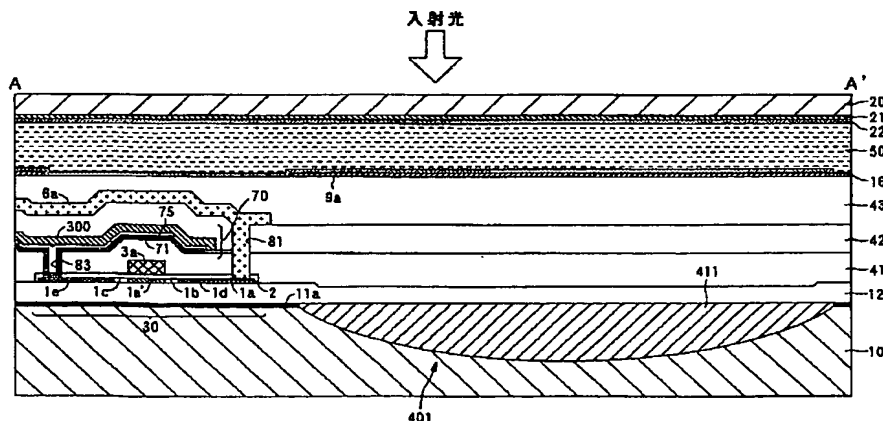
【図10】 本発明の第1実施形態に係る電気光学装置の製造方法をその工程順に沿って示したフローチャートである。

【図11】 本発明の電子機器の実施形態である投射型カラー表示装置の一例たるカラー液晶プロジェクタを示す図式的断面図である。

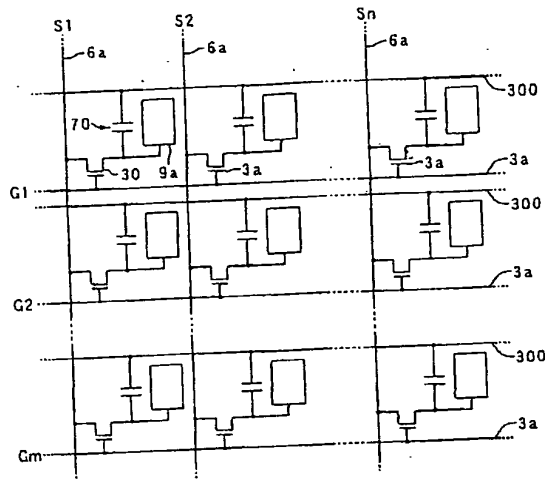
#### 【符号の説明】

- 9a…画素電極
- 10…基板
- 11a…下側遮光膜
- 20…対向基板
- 30…TFT
- 401…レンズ
- 401P…凹部
- 411…媒質
- 501…マイクロレンズ
- 601…レジスト
- 602…開口部

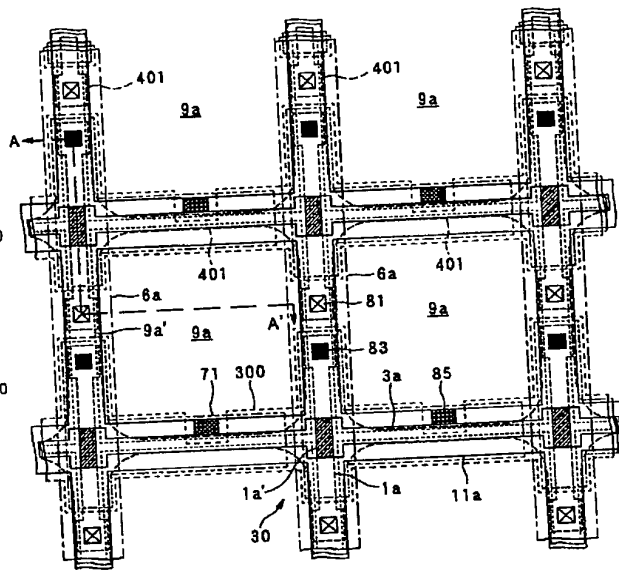
【図3】



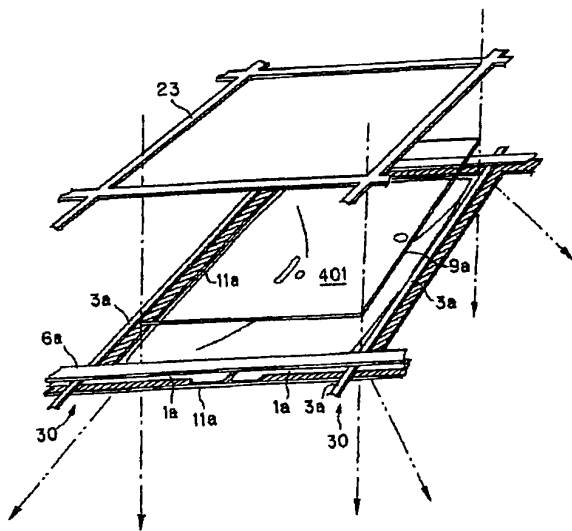
【図1】



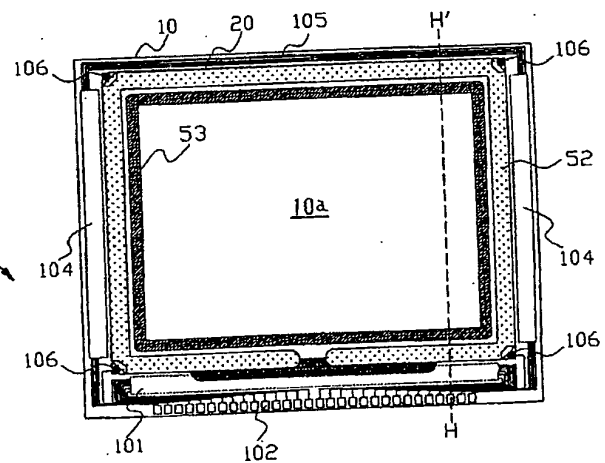
【図2】



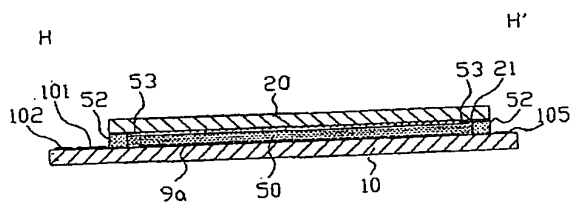
【図4】



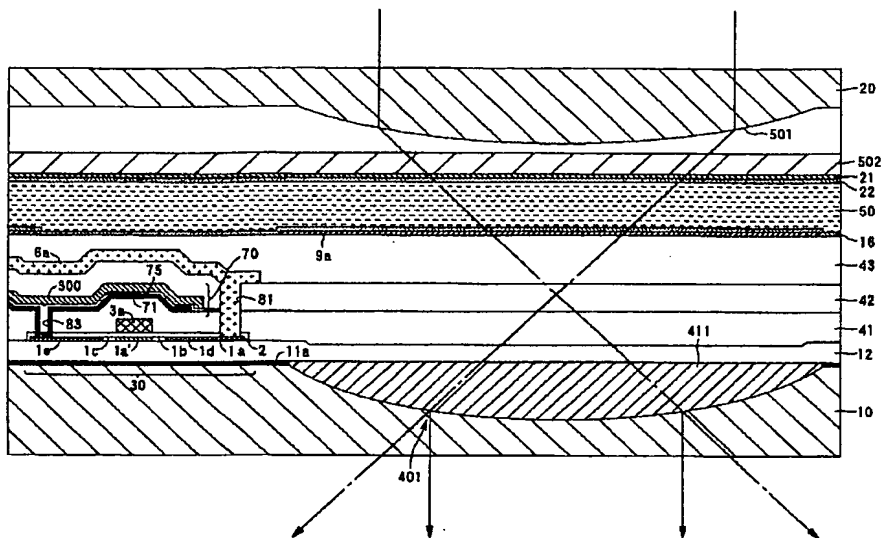
【図6】



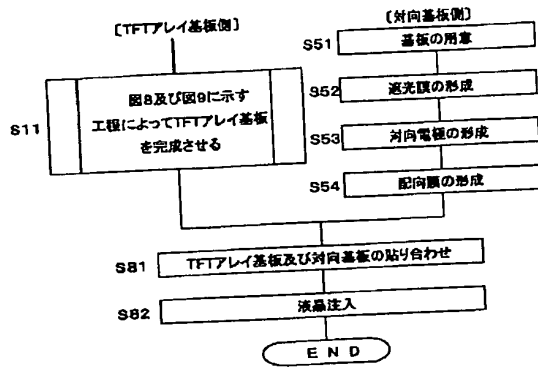
【図7】



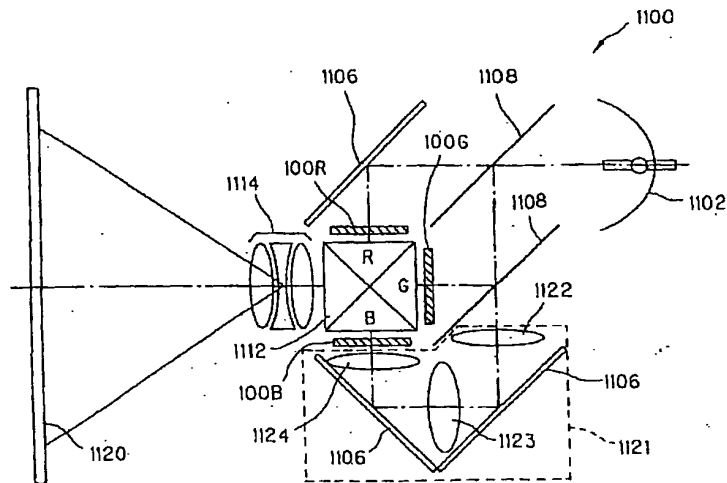
【図5】



【図10】



【図11】



フロントページの続き

(51) Int. Cl.<sup>7</sup>  
 G03B 21/00  
 G09F 9/00  
 9/30  
 9/35  
 H01L 21/336  
 29/786

識別記号  
 324  
 338  
 349

FI  
 G03B 21/00  
 G09F 9/00  
 9/30  
 9/35  
 H01L 29/78

テームコード(参考)

E 5G435  
 324  
 338  
 349C  
 349Z  
 612Z

Fターム(参考) 2H090 JA03 LA01 LA04 LA12  
2H091 FA26X FA34Y FB13 FC26  
GA02 GA07 GA13  
2H092 GA28 JA24 JB51 MA13 MA17  
NA01 PA06 PA09  
5C094 AA10 AA43 AA48 BA03 BA16  
BA43 CA19 DA13 EA04 EA05  
EB02 ED01 ED15 FA01 FA02  
FB02 FB16 GB10  
5F110 AA30 BB01 BB02 CC02 DD02  
DD03 DD05 DD12 DD13 DD14  
DD25 EE09 EE28 EE45 FF02  
FF03 FF09 FF23 FF32 GG02  
GG12 GG13 GG25 GG32 GG52  
HJ01 HM14 HM15 NN03 NN45  
NN54 NN71 NN73 PP02 PP03  
PP10 QQ19  
5G435 AA03 AA17 BB12 BB15 CC09  
DD04 EE37 FF13 GG02 KK05

**THIS PAGE BLANK (USPTO)**